

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-335178

(43)Date of publication of application : 18.12.1998

(51)Int.Cl.

H01G 4/33

H01G 4/30

H05K 1/16

H05K 3/46

(21)Application number : 09-138927

(71)Applicant : KYOCERA CORP

(22)Date of filing : 28.05.1997

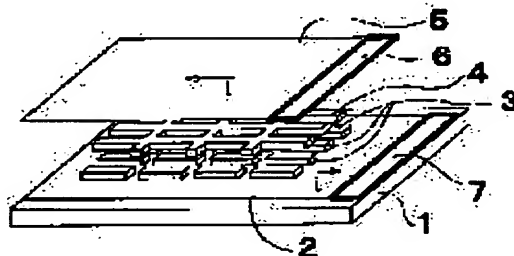
(72)Inventor : NANBU SHINJI

## (54) THIN-FILM CAPACITOR AND CAPACITOR-INTEGRATED SUBSTRATE

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a thin-film capacitor and a laminated thin-film capacitor which, having large capacity and low inductance, can cope with a high-speed digital circuit.

SOLUTION: In a thin-film capacitor wherein electrode films 2 and 5 are formed on both surfaces of a dielectric thin-film, while the dielectric thin-film has plural split high dielectric constant bodies 3 allocated with interval with a low dielectric constant body 4 of amorphous SiO<sub>2</sub> allocated between plural split high dielectric constant bodies 3, the electrode films 2 and 5 formed on both surfaces of the dielectric thin film have capacity take-out parts 6 and 7 formed on the same side, respectively, while the currents flowing in the electrode films 2 and 5 are desirably opposite in direction. The thin-film capacitor may be integrated in a substrate, dependence on the case.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-335178

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.<sup>6</sup>  
H 0 1 G 4/33  
4/30  
H 0 5 K 1/16  
3/46

識別記号  
3 0 1

F I  
H 0 1 G 4/06 1 0 2  
4/30 3 0 1 E  
H 0 5 K 1/16 D  
3/46 Q

審査請求 未請求 請求項の数 6 O L (全 13 頁)

(21) 出願番号 特願平9-138927

(22) 出願日 平成9年(1997)5月28日

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72) 発明者 南部 信次

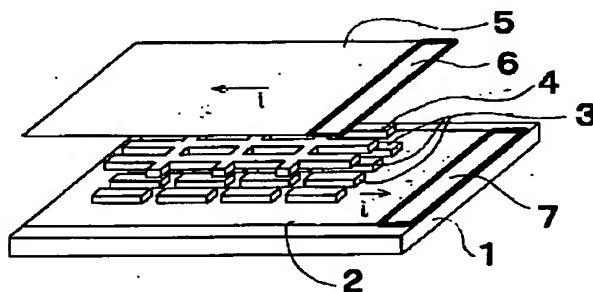
鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(54) 【発明の名称】 薄膜コンデンサおよびコンデンサ内蔵基板

(57) 【要約】

【課題】 高速デジタル回路に対応可能な、大容量で、かつ低インダクタンスの薄膜コンデンサおよび積層型薄膜コンデンサを提供する。

【解決手段】 誘電体薄膜10の両面に電極膜2、5を形成してなる薄膜コンデンサであって、誘電体薄膜10が複数の分割高誘電率体3を離間して配置し、かつ複数の分割高誘電率体3の間にアモルファスSiO<sub>2</sub>からなる低誘電率体4を配置してなるもので、誘電体薄膜10の両面に形成された電極膜2、5には、同一側にそれぞれ容量取出部6、7が形成されており、電極膜2、5を流れる電流がそれぞれ逆方向とされていることが望ましい。また、上記の薄膜コンデンサが基板内に内蔵される場合もある。



## 【特許請求の範囲】

【請求項1】誘電体薄膜の両面にそれぞれ電極膜を形成してなる薄膜コンデンサであって、前記誘電体薄膜が複数の分割高誘電率体を離間して配置し、かつ前記複数の分割高誘電率体の間にアモルファス $\text{SiO}_2$ からなる低誘電率体を配置して構成されることを特徴とする薄膜コンデンサ。

【請求項2】誘電体薄膜の両面に形成された電極膜には、同一側にそれぞれ容量取出部が形成されており、電極膜を流れる電流が逆方向とされていることを特徴とする請求項1記載の薄膜コンデンサ。

【請求項3】請求項1または2記載の薄膜コンデンサが基板内に内蔵されていることを特徴とするコンデンサ内蔵基板。

【請求項4】分割高誘電率体は、金属元素として $\text{Pb}$ 、 $\text{Mg}$ および $\text{Nb}$ を含むペロブスカイト型複合酸化物結晶からなる膜厚 $2\mu\text{m}$ 以下の薄膜であって、測定周波数 $1\text{kHz}$ （室温）での比誘電率が $2500$ 以上、 $100\text{MHz}$ （室温）での比誘電率が $2000$ 以上であり、かつ比誘電率の温度特性が $\pm 15\%$ 以内（ $-40^\circ\text{C}\sim 85^\circ\text{C}$ ）であり、直流電界 $5\text{V}/\mu\text{m}$ 印加時の比誘電率の減少率が $40\%$ 以内であることを特徴とする請求項1または2記載の薄膜コンデンサ。

【請求項5】分割高誘電率体は、金属元素として $\text{Ba}$ 、 $\text{Ti}$ 、 $\text{Zr}$ および $\text{Sn}$ を含有するペロブスカイト型複合酸化物からなる薄膜であって、これらの成分を $\text{BaTi}_{1-x}\text{Zr}_x\text{Sn}_y\text{O}_3$ と表した時の $x$ および $y$ が、図1における線分 $\text{A}-\text{B}-\text{C}-\text{D}-\text{E}-\text{F}-\text{A}$ で囲まれる範囲内にあり、かつ、ペロブスカイト結晶の平均結晶粒径 $d$ が $0.10\sim 0.25\mu\text{m}$ であることを特徴とする請求項1または2記載の薄膜コンデンサ。

( $x$ 、 $y$ )

A (0.01、0.01)

B (0.01、0.05)

C (0.025、0.08)

D (0.05、0.05)

E (0.10、0.05)

F (0.10、0.01)

【請求項6】複数の誘電体薄膜と複数の電極膜を交互に積層してなる薄膜コンデンサであって、前記誘電体薄膜が複数の分割高誘電率体を離間して配置し、かつ前記複数の分割高誘電率体の間にアモルファス $\text{SiO}_2$ からなる低誘電率体を配置して構成されることを特徴とする薄膜コンデンサ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は薄膜コンデンサおよびコンデンサ内蔵基板に関し、特に、高速動作する電気回路に配設され、高周波ノイズのバイパス用、もしくは電源電圧の変動防止用に供される、大容量低インダク

タンスの薄膜コンデンサ、およびこの薄膜コンデンサを内蔵した基板に関する。

## 【0002】

【従来技術】電子機器の小型化、高機能化に伴い、電子機器内に設置される電子部品にも小型化、薄型化、高周波対応などの要求が強くなってきている。特に大量の情報を高速に処理する必要のあるコンピュータの高速デジタル回路では、メインフレームをはじめパーソナルコンピュータレベルにおいても、CPUチップ内のクロック周波数は $100\text{MHz}$ から数百 $\text{MHz}$ 、チップ間バスのクロック周波数も $30\text{MHz}$ から $75\text{MHz}$ と高速化が顕著である。

【0003】また、LSIの集積度が高まりチップ内の素子数の増大につれ、消費電力を抑えるために電源電圧は低下の傾向にある。これらIC回路の高速化、高密度化、低電圧化に伴い、コンデンサ等の受動部品も小型大容量化と併せて、高周波もしくは高速パルスに対して優れた特性を示すことが必須になってきている。

【0004】コンデンサを小型高容量にするためには一対の電極に挟持された誘電体を薄くし、薄膜化することが最も有効である。薄膜化は上述した電圧の低下の傾向にも適合している。一方、IC回路の高速動作に伴う諸問題は各素子の小型化よりも一層深刻な問題である。このうち、コンデンサの役割である高周波ノイズの除去機能において、特に重要となるのは、論理回路の同時切り替えが同時に発生したときに生ずる電源電圧の瞬間的な低下を、コンデンサに蓄積されたエネルギーを瞬時に供給することにより低減する機能である。いわゆるデカップリングコンデンサである。

【0005】デカップリングコンデンサに要求される性能は、クロック周波数よりも速い負荷部の電流変動に対して、いかにすばやく電流を供給できるかにある。従って、 $100\text{MHz}$ から $1\text{GHz}$ における周波数領域に対してコンデンサとして確実に機能しなければならない。しかし、実際のコンデンサ素子は静電容量成分の他に、抵抗成分、インダクタンス成分を持つ。容量成分のインピーダンスは周波数増加とともに減少し、インダクタンス成分は周波数の増加とともに増大する。

【0006】すなわち、コンデンサの静電容量を $C$ 、インダクタンスを $L$ とすると、この素子の共振周波数は $f_0 = 1/(2\pi(CL)^{1/2})$ と書け、共振周波数でのインピーダンスが抵抗成分 $R$ を与える。 $f < f_0$ ではこの素子は電荷供給源のコンデンサとしてふるまい、逆に $f > f_0$ ではインダクタンスとしてふるまい、この素子自体が高周波ノイズの発生源となってしまう。このため、ICの動作周波数が高くなるにつれ、コンデンサ素子自体の持つインダクタンスが、供給すべき過渡電流を制限してしまい、ロジック回路側の電源電圧の瞬時低下、または新たな電圧ノイズを発生させてしまう。結果として、ロジック回路上のエラーを引き起こしてしま

う。

【0007】特に最近のLSIは総素子数の増大による消費電力増大を抑えるために電源電圧は低下しており、電源電圧の許容変動幅も小さくなっている。従って、高速動作時の電圧変動幅を最小に抑えるため、デカップリングコンデンサ素子自身の持つインダクタンスを減少させ、 $f_0$ をICの動作周波数よりも高周波側にもってゆくことが望まれている。

【0008】コンデンサのインダクタンスは電極構造やその大きさに依存することが知られており、電極形状とそこを流れる高周波電流分布の最適化が必要であるが、それにも限界がある。電荷の供給源としてのデカップリングコンデンサを考えれば、低インダクタンスのみならず、電圧変動をできるだけ小さくするためには大容量が必要である。

【0009】しかしながら、上記式から理解できるように、単に容量を大きくすれば、 $f_0$ が小さくなり高周波でのコンデンサとしての機能が劣化してしまう。高周波特性の観点からは、Cを小さくしなければならないが、電源電圧の瞬時低下に対応する電荷供給源としては大容量が必要であり、この二律背反を解決しなければ1GHzまでのクロック周波数に対応できるデカップリングコンデンサの実現は困難である。

【0010】ところで、インダクタンスを減少させる方法は3種類考えられる。第1は電流経路の長さを最小にする方法、第2は電流経路をループ構造としループ断面積を最小にする方法、第3は電流経路をn個に分配して実効的なインダクタンスを $1/n$ にする方法である。

【0011】第1の方法は、単位面積あたりの容量を増加させて小型化を図ればよく、コンデンサ素子を薄膜化・小型化することにより達成できる。大容量で高周波特性の良好なコンデンサを得る目的で、誘電体厚さを $1\mu\text{m}$ 以下に薄膜化した例として特開昭60-94716号公報がある。

【0012】第2の方法は、一本の電流経路が形成する磁場を、近接する別の電流経路が形成する磁場により相殺低減する効果であるから、コンデンサを形成する一対の電極板、または電極層に流れる電流の向きをできるだけ同一方向にしないようにすればよい。

【0013】第3の方法では、多数に分割したコンデンサを並列接続することによって低インダクタンス化が図れると同時に低インピーダンス化が実現できる。分割された一つ一つのコンデンサの容量は小さく、高周波特性を示す共振周波数 $f_0$ を大きくすることができ、このことは文献(T. H. Hubung他、IEEE Transactions on Electromagnetic Compatibility, Vol.37, NO.2 (1995), 155)においても、チップ間バスのプリント基板に多数のチップコンデンサを配置した例において、理論的・実験的に実証されている。

【0014】上記第3の方法を活用したものとして、U.

S. Patent4,853,827に開示されるものが知られている。これには多数の誘電体ベレットを一対の電極ではさみ、ベレット間の間隙を低誘電率の樹脂で埋めた、大容量かつ低インダクタンスのコンデンサが開示され、誘電体層の厚みが $0.3\text{mm}$ で直径が $0.51\text{mm}$ の円板状のバルクセラミックス(比誘電率 $=15000$ )を100個電極間に挿入し、その間隙を低誘電率樹脂で埋めることにより、実効容量 $312\text{ nF/sq.-in.}$ ( $=0.4836\text{ nF/mm}^2$ )の低インダクタンスコンデンサが得られている。

【0015】

【発明が解決しようとする課題】しかしながら、厚みが数百 $\mu\text{m}$ 以上のバルクセラミックスを用いているために、比誘電率の大きな誘電体材料を用いたとしても、実効容量の上限はただか $1\text{ nF/mm}^2$ であり、さらに1対の電極間距離が数百 $\mu\text{m}$ であるために、前述の第2の方法を用いて相互インダクタンスの効果によって、低インダクタンス化を図ることができない。

【0016】また、低誘電率材料として、樹脂を用いているために誘電損失が大きく、コンデンサ素子の低抵抗の観点からは好ましくない。デカップリングコンデンサの電極間距離を小さくし、薄膜化( $1\mu\text{m}$ 以下)することによって、ノイズ除去能力が向上することは、シミュレーションにより理論的に実証されている(Z. Wu, Y. Chen, and J. Fang, Proc. Electron. Compo. Conf. 44th (1994), p.945.)が、電極間の誘電体の比誘電率はただか2.5までのシミュレーションであり、高集積回路に対応すべき数10から数100nFの容量に関する記述はない。

【0017】また、薄膜誘電体層を利用した例としては特開平4-211191号、特開平8-88318号があるが、コンデンサの単位面積あたりの容量は最大で、 $4\text{ nF/mm}^2$ と大きい、低インダクタンスを与える構造とはなっておらず、共振周波数を十分高くとることができない。

【0018】現行の積層チップコンデンサにおいては実現可能なインダクタンスの値はただか $100\text{ pH}$ であり、容量が100nFのデカップリングコンデンサでは、共振周波数 $f_0$ は50MHz程度となる。それゆえ、今後の数百MHzから1GHzの高速デジタル回路に対応するためには、少なくともインダクタンスが数十pH以下のレベルのデカップリングコンデンサが必要となる。

【0019】さらに、パッケージや多層基板内に装着されるタイプにおいても、同様の課題が存在する。コンデンサの低インダクタンス化を図る方法は前述したように、3種類の方法があるが、上記大幅な低インダクタンス化を図るには数百MHzにおいても高い比誘電率を示す誘電体薄膜を用いて、1)電極面積を小さくし、2)対面する電極に流れる電流を逆方向にし、その電流経路をできるだけ短くする構造を実現し、3)並列分割構造

により共振周波数を 100MHz 以上に必要がある。

【0020】一方、チタン酸バリウムに代表される、自発磁化をもち、高い比誘電率を示す強誘電体においては、薄膜化したことによってその比誘電率が減少してゆく事実が最近明らかにされつつあり、チタン酸バリウムやジルコン酸チタン酸鉛では 1 $\mu$ m 以下の膜厚では比誘電率はたかだか 1000 程度以下であり、高容量の観点からも限界がある。

【0021】さらに、1000 以上の高い比誘電率をもつ強誘電体では、その巨視的な自発分極が高周波に 응답できなくなり、数十 MHz 以上での周波数分散（周波数とともに、比誘電率が大幅に減少すること）を示すことが知られている。高速デジタル IC 回路でのノイズは、広いバンド幅にわたる高周波成分を含むため、高周波における誘電分散を示す材料では正常な電荷供給源としての機能を果たせない可能性がある。

【0022】本発明は、数百 MHz から 1GHz の高速デジタル回路に対応しうる大容量で、かつ低インダクタンスの薄膜コンデンサおよびコンデンサ内蔵基板を提供することを目的とする。

#### 【0023】

【課題を解決するための手段】本発明の薄膜コンデンサは、誘電体薄膜の両面にそれぞれ電極膜を形成してなる薄膜コンデンサであって、前記誘電体薄膜が複数の分割高誘電率体を離間して配置し、かつ前記複数の分割高誘電率体の間にアモルファス SiO<sub>2</sub> からなる低誘電率体を配置して構成されるものである。ここで、誘電体薄膜の両面に形成された電極膜には、同一側にそれぞれ容量取出部が形成されており、電極膜を流れる電流が逆方向とされていることが望ましい。

【0024】また、本発明のコンデンサ内蔵基板は、上記薄膜コンデンサが基板内に内蔵されているものである。

【0025】上記分割高誘電率体は、金属元素として Pb、Mg および Nb を含むペロブスカイト型複合酸化物結晶からなる膜厚 2 $\mu$ m 以下の薄膜であって、測定周波数 1kHz（室温）での比誘電率が 2500 以上、100MHz（室温）での比誘電率が 2000 以上であり、かつ比誘電率の温度特性が  $\pm 15\%$  以内（-40℃～85℃）であり、直流電界 5V/ $\mu$ m 印加時の比誘電率の減少率が 40% 以内であることが望ましい。

【0026】また、分割高誘電率体は、金属元素として Ba、Ti、Zr および Sn を含有するペロブスカイト型複合酸化物からなる薄膜であって、これらの成分を BaTi<sub>1-x-y</sub>Zr<sub>x</sub>Sn<sub>y</sub>O<sub>3</sub> と表した時の x および y が、図 1 における線分 A-B-C-D-E-F-A で囲まれる範囲内にあり、かつ、ペロブスカイト結晶の平均結晶粒径 d が 0.10～0.25 $\mu$ m であることが望ましい。

#### 【0027】

	( x , y )
A	(0.01 , 0.01)
B	(0.01 , 0.05)
C	(0.025 , 0.08)
D	(0.05 , 0.05)
E	(0.10 , 0.05)
F	(0.10 , 0.01)

さらに、本発明の薄膜コンデンサは、複数の誘電体薄膜と複数の電極膜を交互に積層してなる薄膜コンデンサであって、前記誘電体薄膜が複数の分割高誘電率体を離間して配置し、かつ前記複数の分割高誘電率体の間にアモルファス SiO<sub>2</sub> からなる低誘電率体を配置して構成されるものである。

#### 【0028】

【作用】本発明の薄膜コンデンサは、例えば、パッケージあるいは多層配線基板における電源層とグランド層を 1 対の電極とするデカップリングコンデンサであり、誘電体層を分割することにより、大容量、低インダクタンスが同時に実現でき、超高速 IC 回路のデルタ I ノイズ低減に顕著な効果が期待できる。

【0029】さらに、上記 USP 4,853,827 では、低誘電率樹脂を誘電体間に充填していたため、誘電損失が大きく、IC への電荷供給に多大なエネルギーロスを伴うという問題があったが、本発明では、分割誘電体間の充填に低損失低誘電率アモルファス SiO<sub>2</sub> を用いることにより、分割高誘電率体の電束密度の漏れを小さくし、分割コンデンサの並列接続効果を増大させることができ、低インダクタンス化を向上できるとともに、低誘電損失すなわち、低抵抗を実現することができるため、デカップリングコンデンサとしての機能を大幅に向上できる。

【0030】そして、薄膜コンデンサの分割高誘電率体として、上記した所定の組成のものを用いることにより、容量を増大することができ、しかも上記した誘電体薄膜は比誘電率の周波数依存性が小さいため、高周波領域においても高い比誘電率を有することができ、高周波領域における容量を増大することができる。

【0031】従って、本発明の薄膜コンデンサは、高容量、低インダクタンス、低抵抗を達成することができる。

#### 【0032】

【発明の実施の形態】本発明の薄膜コンデンサは、基板上の電源層とグランド層の間に 1000 以上の高い比誘電率をもつ分割高誘電率体と、それを取り囲む形状の比誘電率が 4 の低誘電率体の部分よりなるものである。

【0033】図 2 に本発明の薄膜コンデンサの基本構成例を示す。この図 2 において、基板 1 の上面にはグランド層としての電極膜 2 が設けられ、この電極膜 2 の上面には、図 3 に示すように、平面形状が長方形の複数の

分割高誘電率体3が相互に離間された状態で配置され、これらの分割高誘電率体3相互間の隙間に、アモルファス $\text{SiO}_2$ からなる低誘電率体4が形成されている。分割高誘電率体3相互間の間隔は、 $50 \sim 200 \mu\text{m}$ とされ、電束密度の分離という点から $100 \sim 200 \mu\text{m}$ が望ましい。

【0034】複数の分割高誘電率体3と、これらの間を充填する低誘電率体4により誘電体薄膜10が構成されている。誘電体薄膜10の上面には、図1に示したように、電源層としての電極膜5が形成されている。電極膜5と電極膜2には、同一側にそれぞれ容量取出部6、7が一体に形成されており、電極膜（グラウンド層）2と電極膜（電源層）5を流れる電流 $i$ は逆方向とされている。電源回路との接続を果たす容量取出部6、7は、例えば、外付けコンデンサであれば、ハンダによりパンプが形成され外部回路に接続される。また、基板内蔵型であればビアホールによる接続でもよい。

【0035】大容量でかつ低インダクタンスのデカップリングコンデンサを得るためには、図2で示されたように、分割された分割高誘電率体部分によるコンデンサの容量を $C$ 、インダクタンスを $L$ 、抵抗を $R$ とし、それらを $n$ 個並列に接続したコンデンサ素子と考え、簡単な回路解析により、このコンデンサ素子のインピーダンスは $Z = 1 / [n / R - j / \omega (L / n) + j \omega (nC)]$ と書け、このコンデンサ素子の実効容量は $nC$ 、実効インダクタンスは $L / n$ 、実効抵抗は $R / n$ となる。また、共振周波数は $1 / 2\pi (LC)^{1/2}$ である。すなわち、図2で与えられるような並列接続素子を実現すれば、大容量でかつきわめて高い共振周波数を有し、 $100\text{MHz}$ から $1\text{GHz}$ までのクロック周波数に対応できるデカップリングコンデンサを作ることができる。

【0036】本発明で用いられる基板材料としては、アルミナ、サファイア、 $\text{MgO}$ 単結晶、 $\text{SrTiO}_3$ 単結晶、低誘電率ガラスセラミックス、 $\text{AlN}$ 、あるいはプラスチック樹脂、薄膜チタン被覆シリコン、または銅（ $\text{Cu}$ ）、ニッケル（ $\text{Ni}$ ）、チタン（ $\text{Ti}$ ）、スズ（ $\text{Sn}$ ）、ステンレススチール（ $\text{Fe}$ ）薄膜もしくは薄板が望ましいが、薄膜との反応性が小さく、安価で強度が大きく、かつ基板上に形成される金属薄膜の結晶性という点からアルミナ、サファイアが望ましく、一方、下部電極自体を基板として選択するならば、高周波領域における低抵抗化の点で銅（ $\text{Cu}$ ）薄板または銅（ $\text{Cu}$ ）薄膜が望ましい。

【0037】また、本発明の誘電体薄膜をはさむ電極は、例えば、白金（ $\text{Pt}$ ）、金（ $\text{Au}$ ）、パラジウム（ $\text{Pd}$ ）、銅（ $\text{Cu}$ ）薄膜等があり、これらのうちでも白金（ $\text{Pt}$ ）と金（ $\text{Au}$ ）薄膜が最適である。 $\text{Pt}$ 、 $\text{Au}$ は誘電体との反応性が小さく、また酸化されにくい為、誘電体との界面に低誘電率相が形成されにくい為である。電極形成は、ゾルゲル、スパッタ、CVD、蒸

着、メタライズ等があるが、低温合成が可能で誘電体薄膜との反応が抑止できるマグネトロンスパッタ法などの気相合成法が望ましい。

【0038】低誘電率体はアモルファス $\text{SiO}_2$ からなるものであるが、分割高誘電率体層の間に充填するには、ゾルゲル、スパッタ、CVD、蒸着等の方法があるが、高誘電率体層との反応を抑止できるマグネトロンスパッタ法などの気相合成法が採用することが望ましい。

【0039】分割高誘電率体としては、高周波領域において高誘電率を有するものであれば良いが、その膜厚は $1 \mu\text{m}$ 以下が望ましい。また、誘電体薄膜は、金属元素として $\text{Pb}$ 、 $\text{Mg}$ および $\text{Nb}$ を含むペロブスカイト型複合酸化物結晶からなる膜厚 $2 \mu\text{m}$ 以下の薄膜であって、測定周波数 $1\text{kHz}$ （室温）での比誘電率が $2500$ 以上、 $100\text{MHz}$ （室温）での比誘電率が $2000$ 以上であり、かつ比誘電率の温度特性が $\pm 15\%$ 以内（ $-40^\circ\text{C} \sim 85^\circ\text{C}$ ）であり、直流電界 $5\text{V}/\mu\text{m}$ 印加時の比誘電率の減少率が $40\%$ 以内であるものが望ましい。

【0040】また、誘電体薄膜の他の例として、金属元素として $\text{Ba}$ 、 $\text{Ti}$ 、 $\text{Zr}$ および $\text{Sn}$ を含有するペロブスカイト型複合酸化物からなる誘電体薄膜であって、これらの成分を $\text{BaTi}_{1-x}\text{Zr}_x\text{Sn}_y\text{O}_3$ と表した時の $x$ および $y$ が、図1における線分A-B-C-D-E-F-Aで囲まれる範囲内にあり、かつ、ペロブスカイト結晶の平均結晶粒径 $d$ が $0.10 \sim 0.25 \mu\text{m}$ のものも用いられる。

【0041】尚、本発明においては上記した誘電体薄膜が特に望ましいが、上記した以外の $\text{PZT}$ 、 $\text{PLZT}$ 、 $\text{BaTiO}_3$ 、 $\text{SrTiO}_3$ 、 $\text{Ta}_2\text{O}_5$ 等の誘電体薄膜であっても良く、特に限定されるものではない。このような誘電体層は、PVD法、CVD法、ゾルゲル法等の公知の方法により作製される。

【0042】上記した $\text{Pb-Mg-Nb}$ 系および $\text{BaTi}_{1-x}\text{Zr}_x\text{Sn}_y\text{O}_3$ で表される組成の誘電体薄膜が望ましい理由は、巨視的な自発分極を持たないため高周波での誘電分散が小さく、かつナノメータースケールにおけるイオン配列のゆらぎによって高い比誘電率を示すことが理論的に予測されたためである。これらバルク形態におけるナノメータースケールの構造ゆらぎを変化させることなく薄膜形態として作製するためには、組成比およびナノスケールにおけるイオン配列を材料合成の初期の段階からコントロールできるゾル・ゲル法、またはマグネトロンスパッタやMOCVD等の気相合成法が最適である。よって、薄膜候補材料として、バルクセラミックスにおいて、巨視的な自発分極はもたないが、局所的なナノメータースケールにおいて分極構造をとるいわゆる $\text{Pb}$ 系リラクサー誘電体と、やはり自発分極をもたないが、相の共存によって高い誘電率を示す $\text{Ba}(\text{Zr}, \text{Sn}, \text{Ti})\text{O}_3$ 系材料に着目したのである。

【0043】 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ （PMN）

薄膜を作製する際には、他の求核性を有する有機金属化合物の存在下においても安定なMg-O-Nb結合を有するMgNb複合アルコキシド分子、或いはMgNb複合アルコキシド分子を部分的に加水分解したゾルをMgNb前駆体として用いて合成したPMN前駆体溶液を用いることにより、測定周波数1kHz（室温）での誘電率が2500以上の高い比誘電率を有するPMN薄膜を作製することができる。

【0044】さらに、この薄膜は、誘電率の周波数依存性が小さく、測定周波数100MHzにおいても、比誘電率が2000以上を示し、高周波においても薄膜コンデンサ材料として有用である。

【0045】一方、単結晶あるいはバルクセラミックスのBaTiO<sub>3</sub>は120℃、10℃、-70℃に相転移点が存在し、その近傍で比誘電率が高くなることはよく知られているところである。本発明の誘電体薄膜では、BaTiO<sub>3</sub>のTi原子をZr原子及びSn原子にて置換することにより、3点の相転移点は室温付近にシフトし、室温で3種類の相転移ピークが重なることにより、高い比誘電率を実現している。即ち、ナノメータスケールでの相の共存効果が薄膜形態においても実現されているのである。

【0046】また薄膜中の平均結晶粒径を小さくしている場合、強誘電的性質から常誘電的性質に変化するために、比誘電率は多少低下するが直流電圧がかかった状態の比誘電率の低下が抑制され、DCバイアス特性は良好となる。なおかつ、強誘電性の起源である自発分極が消失するため自発分極に起因する比誘電率の周波数分散が小さくなり、100MHz以上の高周波においても、大きな比誘電率を示すのである。

【0047】Pb(Mg<sup>1/3</sup>Nb<sup>2/3</sup>)O<sub>3</sub>（PMN）薄膜の作製について説明する。

【0048】まず鉛（Pb）の有機酸塩、無機塩、アルコキシドから選択される少なくとも1種の鉛化合物をR<sub>1</sub>OH、R<sub>2</sub>OC<sub>2</sub>H<sub>4</sub>OH、R<sub>3</sub>COOH（R<sub>1</sub>、R<sub>2</sub>、R<sub>3</sub>：炭素数1以上のアルキル基）で示される溶媒に混合する。この時、鉛化合物が結晶水を含む場合には、作製したPb前駆体溶液中に水が存在しないように脱水処理する。

【0049】次にMg、及びNbの有機酸塩、無機塩、アルコキシドから選択される少なくとも1種のMg化合物、Nb化合物をMg：Nb=1：2のモル比でR<sub>1</sub>OH、R<sub>2</sub>OC<sub>2</sub>H<sub>4</sub>OH、R<sub>3</sub>COOH（R<sub>1</sub>、R<sub>2</sub>、R<sub>3</sub>：炭素数1以上のアルキル基）で示される溶媒に混合する。混合後、所定の操作を行い、IRスペクトルにおいて656cm<sup>-1</sup>付近に吸収を有し、他の求核性の有機金属化合物の存在下においても安定なMg-O-Nb結合を有するMgNb複合アルコキシド分子を合成する。

【0050】IRスペクトルにおいて656cm<sup>-1</sup>付近

に吸収を有するMgNb複合アルコキシド分子を得るには、以下のような方法がある。（1）MgおよびNbのアルコキシド原料を溶媒に混合し、溶媒の沸点まで溶液の温度を上昇させ、例えば酸等の触媒の共存下で還流操作を行うことにより、分子内での脱エーテル反応を促進する方法。（2）上記のようにMgおよびNbのアルコキシド原料を溶媒に混合し、溶媒の沸点まで溶液の温度を上昇させ、還流操作による複合化を行った後、無水酢酸、エタノールアミン等に代表される安定化剤を添加する方法。（3）Mgのカルボン酸塩とNbのアルコキシドとの還流操作により、分子内での脱エステル反応を促進する方法。（4）Mgの水酸化物とNbのアルコキシド、あるいはMgのアルコキシドとNbの水酸化物の還流操作により、分子内での脱アルコール反応を促進する。（5）鉛前駆体の求核性を小さくする為、前述の無水酢酸、エタノールアミン等の安定化剤を添加する方法。以上のいずれかの手法を用いる事により、他の求核性有機金属化合物の存在下においても安定なMg-O-Nb結合を有するMgNb複合アルコキシド分子を合成できる。これらのうちでも、安定なMg-O-Nb結合を有するという点から、（2）および（3）の方法が望ましい。

【0051】また、合成した上記MgNb複合アルコキシド溶液に水と溶媒の混合溶液を適下し、部分加水分解を行い、前述のMgNb複合アルコキシドが重縮合したMgNbゾルを形成させる。部分加水分解とは、分子内のアルコキシル基の一部を水酸基と置換し、置換された分子内での脱水、あるいは脱アルコール反応により、重縮合させる方法である。

【0052】作製したPb前駆体溶液とMgNb複合アルコキシド溶液、あるいはMgNbゾルをPb：（Mg+Nb）=1：1のモル比で混合し、PMN前駆体溶液とする。

【0053】作製したPMN前駆体溶液を基板上にスピコート法、ディップコート法、スプレー法等の手法により成膜する。

【0054】成膜後、300～400℃の温度で1分間熱処理を行い、膜中に残留した有機物を燃焼させ、ゲル膜とする。1回の膜厚は0.1μm以下が望ましい。

【0055】成膜-熱処理を所定の膜厚になるまで繰り返した後、750～850℃で焼成を行い、本発明の結晶質の誘電体薄膜が作製される。得られた誘電体薄膜の膜厚は2μm以下であるが、これより厚くなると工程数が増加し、また、コンデンサを構成した場合、容量が小さくなるからである。誘電体薄膜の膜厚は、製造の容易性、膜質劣化の点で1μm以下が望ましく、さらに膜の絶縁性を考慮すると特に0.3～1μmが望ましい。

【0056】このようなPMN薄膜は、MgNb複合アルコキシド分子を合成する際、Mg及びNbの金属化合物間の反応促進、及び複合アルコキシド分子を安定化す



る手法を用い、他の求核性有機金属化合物の存在下においても、安定な $Mg-O-Nb$ 結合を有する $MgNb$ 複合アルコキシドを合成させ、この $MgNb$ 複合アルコキシド分子を含む溶液と $Pb$ 前駆体溶液とを混合して $Pb(Mg_{1/3}Nb_{2/3})O_3$ 前駆体溶液を合成する点に特徴がある。

【0057】この様な手法で得られた $MgNb$ 前駆体溶液は、赤外吸収スペクトル（以下、IRスペクトル）において、 $656\text{ cm}^{-1}$ 付近に吸収を有し、溶液の段階で既にコランバイト（ $MgNb_2O_6$ ）に近い構造を持つ、強固な $Mg-O-Nb$ 結合を有する $MgNb$ 複合アルコキシド分子が形成されている。このため、他の求核性有機金属化合物（例えば酢酸鉛）に対して安定であり、 $Mg-O-Nb$ 結合が破壊されることなく、 $Pb(Mg_{1/3}Nb_{2/3})O_3$ 前駆体が形成される。

【0058】このPMN前駆体溶液を塗布し、焼成することにより、本発明の誘電体薄膜が得られる。これにより、PMN薄膜の場合には、測定周波数 $1\text{ kHz}$ （室温）での比誘電率が $2500$ 以上、 $100\text{ MHz}$ （室温）での比誘電率が $2000$ 以上、比誘電率の温度特性が $\pm 15\%$ 以内（ $-40^\circ\text{C}\sim 85^\circ\text{C}$ ）、直流電界 $5\text{ V}/\mu\text{m}$ 印加時の比誘電率の減少率が $40\%$ 以内となる。

【0059】また、上記の $MgNb$ 複合アルコキシド分子を部分的に加水分解処理することにより数 $\text{nm}$ オーダーの $MgNb$ ゾルが形成され、この数 $\text{nm}$ オーダーの $MgNb$ ゾルを含む $Pb(Mg_{1/3}Nb_{2/3})O_3$ 前駆体が形成される。このPMN前駆体溶液を塗布し、焼成することにより、本発明の誘電体薄膜が得られる。これにより、上記と同様の特性が得られる。

【0060】そして、膜厚が $2\mu\text{m}$ 以下で、測定周波数 $1\text{ kHz}$ での比誘電率が $3000$ 以上、 $100\text{ MHz}$ での比誘電率が $2500$ 以上と高く、かつ温度特性の良好なペロブスカイト型複合酸化物からなる誘電体薄膜を一对の電極により挟持することにより、高誘電率の薄膜コンデンサを得ることができる。

【0061】 $BaTi_{1-x-y}Zr_xSn_yO_3$ 系薄膜について説明する。

【0062】本発明の誘電体薄膜は、 $BaTi_{1-x-y}Zr_xSn_yO_3$ と表した時、 $x$ と $y$ が図1に示した関係にあり、しかも平均結晶粒径 $d$ が $0.10\sim 0.25\mu\text{m}$ を満足するものである。

【0063】ここで $x$ と $y$ が図1に示した線分A-B-C-D-E-F-Aで囲まれる範囲内としたのは、図1において線分B-C-D-Eよりも上方にある場合には、 $-25\sim 85^\circ\text{C}$ において静電容量の温度変化率が $\pm 8\%$ よりも大きくなるからである。また、線分E-Fよりも右側にある場合、即ち、 $x$ が $0.10$ よりも大きい場合には比誘電率が $1200$ よりも小さくなるからである。

【0064】さらに、線分A-Bよりも左側にある場

合、即ち $x$ が $0.01$ よりも小さい場合には、DCバイアスに対する比誘電率の変化率が $30\%$ よりも大きくなる傾向にあるからである。さらにまた、線分F-Aよりも下方にある場合、即ち $y$ が $0.01$ よりも小さい場合には、 $BaTiO_3$ のサイズ効果により比誘電率が小さくなる傾向にあるからである。

【0065】本発明においては、 $x$ と $y$ との関係が、図1における線分A-B-D-G-Aで囲まれる範囲内にあることが、比誘電率が大きく、静電容量の温度特性およびDCバイアス特性を向上するという点から望ましい。ここで、点G（ $x, y$ ）は（ $0.05, 0.01$ ）である。

【0066】また、平均結晶粒径 $d$ を $0.10\sim 0.25\mu\text{m}$ としたのは、平均結晶粒径 $d$ が $0.10$ よりも小さい場合には比誘電率が小さく、その温度特性も悪くなるからである。また、平均結晶粒径 $d$ が $0.25\mu\text{m}$ よりも大きくなると、DCバイアスに対する比誘電率の変化率が大きくなるからである。平均結晶粒径 $d$ は、比誘電率の向上という点から $0.14\sim 0.25\mu\text{m}$ であることが望ましい。

【0067】本発明の誘電体薄膜の膜厚は、耐絶縁性および膜の均質性という観点から、 $5\mu\text{m}$ 以下、特に、 $0.3\sim 2\mu\text{m}$ が望ましい。

【0068】本発明の誘電体薄膜は、先ず、金属元素としてBa, Ti, Zr, Snを含有するペロブスカイト型複合酸化物であって、これらの成分を $BaTi_{1-x-y}Zr_xSn_yO_3$ と表した時の $x$ 及び $y$ の値が図1の線分で囲まれる範囲内の原料溶液を作製し、この溶液を基板上に塗布した後、熱処理乾燥し、塗布と熱処理を繰り返して所望厚さの膜を形成し、焼成することにより得られる。

【0069】即ち、本発明の誘電体薄膜は、各成分の組成の制御、膜厚、微粒領域（ $0.05\sim 1\mu\text{m}$ ）での結晶粒径の制御が比較的容易な、以下のような方法で形成することが望ましい。

【0070】先ず、Ba, Ti, Zr, Snの各金属イオンを含有する有機酸塩、無機塩、あるいは金属アルコキシドのような有機金属化合物を出発原料とし、 $BaTi_{1-x-y}Zr_xSn_yO_3$ における $x$ 及び $y$ の範囲が図1の線分の範囲内を満足する組成となるように混合し、原料溶液を調製する。次に、この原料溶液を基板上に塗布する。溶液の塗布はスピンコーティング、ディップコーティングなどの種々の方法により行うことができる。また、 $Ba(Ti, Zr)O_3$ および $Ba(Ti, Sn)O_3$ 溶液を別々に作製し、交互に塗布することにより、所望の組成に調製しても良い。

【0071】次に、こうして基板上に塗布された塗膜から有機物を取り除くために大気中で $200\sim 600^\circ\text{C}$ で5秒～2分間熱処理を行い、この後、結晶化するために大気中で $700\sim 900^\circ\text{C}$ で30秒～10分間結晶化用

熱処理を行う。これらの塗布～結晶化用熱処理の一連のプロセスを繰り返すことにより所望の膜厚の誘電体薄膜を得、最後に0.10～0.25 $\mu\text{m}$ の平均結晶粒径を得るために酸素含有雰囲気中で1050～1140℃で10分間～3時間焼成を行い、5 $\mu\text{m}$ 以下、例えば、膜厚0.3～2 $\mu\text{m}$ の本発明の誘電体薄膜を得る。平均結晶粒径は焼成温度や焼成時間により制御できる。

【0072】本発明においては、不可避不純物として、Sr, Ca, Na等が1重量%以下で混入する場合があるが、特性には影響はない。

【0073】また、得られた誘電体薄膜は、 $\text{BaTi}_{1-x-y}\text{Zr}_x\text{Sn}_y\text{O}_3$  で表される結晶相の他に、 $\text{Ba}(\text{Ti}, \text{Zr})\text{O}_3$ 、 $\text{Ba}(\text{Ti}, \text{Sn})\text{O}_3$  が析出しているとも良い。

【0074】このような $\text{BaTi}_{1-x-y}\text{Zr}_x\text{Sn}_y\text{O}_3$  系薄膜では、 $\text{BaTiO}_3$  のTi原子をZr原子及びSn原子にて所定量置換することにより、3点の相転移点は室温付近にシフトし、室温で3種類の相転移ピークが重なることにより、高い比誘電率を実現している。

【0075】また、 $\text{BaTi}_{1-x}\text{Zr}_x\text{O}_3$  と $\text{BaTi}_{1-y}\text{Sn}_y\text{O}_3$  では、同じBサイト置換量に対して3点の相転移点が異なる為、 $\text{BaTi}_{1-x-y}\text{Zr}_x\text{Sn}_y\text{O}_3$  においてxとyを調整することにより、高誘電率を保ちながら温度特性は良好になる。

【0076】さらに薄膜中の平均結晶粒径を細かくしていった場合、強誘電体的性質に常誘電体的性質が現れるために、比誘電率は多少低下するが直流電圧がかかった状態の比誘電率の低下が抑制され、DCバイアス特性は良好となる。

【0077】さらにまた、測定周波数100MHz（室温）のような高周波領域においても、強誘電性の起源である自発分極が消失するため自発分極に起因する誘電率の周波数分散が小さくなり、高周波領域においても大きな比誘電率を有する。

【0078】即ち、本発明のセラミックコンデンサでは、誘電体薄膜の比誘電率が、測定周波数1KHzおよび100MHzでそれぞれ1200および1100以上であり、静電容量の温度特性もコンデンサのJIS規格におけるB特性を満足し、且つ直流電圧印加による静電容量の減少率（DCバイアス特性）も5V/ $\mu\text{m}$ の電界印加時に30%未満と小さいため、低周波においてだけでなく、バイパスコンデンサやデカップリングコンデンサのようなIC等の高周波回路用のコンデンサとして優れたセラミックコンデンサを得ることができる。

【0079】尚、図2では、単板型の薄膜コンデンサについて記載したが、本願発明では、これに限定されるものではなく、複数の誘電体薄膜と複数の電極膜を交互に形成した積層タイプの薄膜コンデンサであっても良いことは勿論である。

【0080】

【実施例】まず、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$  からなる誘電体薄膜と、 $\text{BaTi}_{1-x-y}\text{Zr}_x\text{Sn}_y\text{O}_3$  として表される誘電体薄膜を作製し、その特性を測定した。

【0081】① $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$  からなる誘電体薄膜の作製

酢酸MgとNbエトキシドを1：2のモル比で秤量し、2-メトキシエタノール中で還流操作（124℃で24時間）を行い、MgNb複合アルコキシド溶液（Mg＝4.95mmol、Nb10.05mmol、2-メトキシエタノール150mmol）を合成した。次に酢酸鉛（無水物）15mmolと150mmolの2-メトキシエタノールを混合し、120℃での蒸留操作により、Pb前駆体溶液を合成した。

【0082】MgNb前駆体溶液とPb前駆体溶液をモル比Pb：（Mg+Nb）＝1：1になるよう混合し、室温で十分攪拌し、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ （PMN）前駆体溶液を合成した。この溶液の濃度を2-メトキシエタノールで約3倍に希釈し、塗布溶液とした。

【0083】次に第1の電極層が形成されたサファイア基板上に、前記塗布溶液をスピンコーターで塗布し、乾燥させた後、300℃で熱処理を1分間行い、ゲル膜を作製した。塗布溶液の塗布～熱処理の操作を繰り返した後、830℃で1分間（大気中）の焼成を行い、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$  薄膜を得た。

【0084】この溶液の濃度を2-メトキシエタノールで約3倍に希釈し、塗布溶液とした。電極となるPt（111）が650℃でスパッタ蒸着されたサファイア単結晶基板上の上記Pt電極の表面に、前記塗布溶液をスピンコーターで塗布し、乾燥させた後、300℃で熱処理を1分間行い、ゲル膜を作製した。塗布溶液の塗布～熱処理の操作を繰り返した後、830℃で1分間（大気中）の焼成を行い、膜厚0.5 $\mu\text{m}$ 、1.0 $\mu\text{m}$ 、2.0 $\mu\text{m}$ の3種類の $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$  薄膜を得た。得られた薄膜のX線回折結果より、ペロブスカイト生成率を計算するとそれぞれ約95%であった。

【0085】作製した全ての薄膜表面に直径0.2mmの金電極をスパッタ蒸着により形成し、薄膜コンデンサを作製し、LCRメータ（ヒューレットパッカード社製4284A）を用いて、25℃、1kHz（Ac100mV）の条件で比誘電率、誘電損失を求めた結果、それぞれ比誘電率が2620、誘電損失が0.036であった。また、図4に-40℃から+85℃の温度範囲での比誘電率の温度特性評価結果を示す。比誘電率kの温度変化率（ $\Delta k/k$ （25℃））は-9.6%から+6.0%と±15%以内であった。尚、 $\Delta k$ は-40℃から+85℃の比誘電率の変化量、k（25℃）は25℃における比誘電率である。

【0086】図5に比誘電率の直流電界依存性を示す。直流電界5V/ $\mu\text{m}$ での比誘電率の減少率は40%以内であった。

【0087】上記の薄膜コンデンサの1MHzから1.8GHzでのインピーダンス特性を、インピーダンスアナライザ（ヒュレットパッカード社製HP4291A）を用いて測定した。薄膜コンデンサの共振周波数が300MHz以上になるよう、電極面積および電極厚みを変更し、薄膜コンデンサの容量CとインダクタンスLを調整した。測定周波数100MHzでのインピーダンスから容量を算出し、比誘電率を求めると、2040であった。図6に比誘電率の周波数特性を示す。

【0088】また、温度特性および直流電界依存性は1kHzでの結果と同様であった。

【0089】② $\text{BaTi}_{1-x-y}\text{Zr}_x\text{Sn}_y\text{O}_3$ として表される誘電体薄膜の作製

出発原料であるテトライソープロポキシチタン、テトラ-n-プロポキシジルコニウム及びテトライソープロポキシスズを、溶媒である2-メトキシエタノールに溶かし、それぞれ0.4M(mol/l)濃度のチタン溶液、ジルコニウム溶液及びスズ溶液を作製した。また金属バリウムを、溶媒である2-メトキシエタノールに溶解させ、0.4M濃度のバリウム溶液を作製した。これらの4種の溶液を、 $\text{BaTi}_{1-x-y}\text{Zr}_x\text{Sn}_y\text{O}_3$ と表した時のx及びyが表1の値となるように混合し、原料溶液を調製した。

【0090】ついで、これら各原料溶液を白金(Pt)基板上にそれぞれスピンコートし、得られた塗膜に対して大気中300℃で1分間熱処理乾燥を行い、この後、大気中750℃で5分間結晶化用熱処理を行った。このようなスピンコートによる溶液の塗布から結晶化用熱処理までの一連のプロセスを30回繰り返し行い、膜厚が0.8μmの薄膜を形成し、酸素雰囲気中1050~1140℃で1時間焼成を行い、膜厚0.6μmで表1の

平均結晶粒径dを有する誘電体薄膜を得た。

【0091】得られた誘電体薄膜をX線回折測定(XRD)により分析を行ったところ、いずれもペロブスカイト型酸化物のピークが確認された。また誘電体薄膜を走査電子顕微鏡(SEM)により観察し、平均結晶粒径を測定した。さらに、誘電特性の評価は、誘電体薄膜上にAuを蒸着して上部電極とし、下部電極であるPt層と平板コンデンサを形成することにより行った。測定はLCRメーターによって行い、測定周波数 $f=1\text{kHz}$ 、印加電圧 $V_{\text{rms}}=100\text{mV}$ とした。室温での比誘電率(K)、誘電損失(DF)および-25℃と85℃の静電容量の変化率を測定し、これらの結果を表1に示す。

【0092】尚、-25℃の静電容量の変化率(%)は、-25℃の静電容量を $C_{-25}$ とし、25℃の静電容量を $C_{25}$ とした時、 $(C_{-25}-C_{25})\times 100/C_{25}$ で求め、85℃の静電容量の変化率(%)は、85℃の静電容量を $C_{85}$ とし、25℃の静電容量を $C_{25}$ とした時、 $(C_{85}-C_{25})\times 100/C_{25}$ で求めた。またDCバイアス特性を、電圧を印加しない場合の静電容量 $C_0$ 、5V/μmの電圧を印加したときの静電容量 $C_1$ とした時に、 $(C_0-C_1)/C_0\times 100$ で求め、表1に記載した。

【0093】また、インピーダンスアナライザ（ヒュレットパッカード社製HP4291A、フィクスチャーHP16092A）を用いて1MHz~1.8GHzにおける特性評価をおこなった。インピーダンス一周波数特性の測定により、100MHz(室温)における等価直列容量を評価し、比誘電率を求めた。これらの結果を表1に示す。

【0094】

【表1】

試料 No.	x値	y値	平均結晶 粒径 d (μm)	比誘電 率 K 1KHz	比誘電 率 K 100MHz	誘電損失 DF (%)	DCバイアス 特性 B=5V/ μm (C)	静電容量の 温度変化率 (%)	
								-25℃	85℃
1	0.010	0.010	0.25	1890	1701	2.76	24.3	-4.50	-4.2
2	0.010	0.020	0.22	1790	1629	2.62	24.2	-5.60	-2.2
3	0.010	0.035	0.21	1780	1655	2.43	25.1	-5.32	-3.0
4	0.010	0.050	0.19	1770	1663	2.23	27.0	-5.08	-3.9
5	0.010	0.065	0.17	1735	1648	2.15	29.2	-3.80	-13.5
6	0.025	0.010	0.20	1473	1369	2.42	17.3	-5.50	-1.4
7	0.025	0.020	0.17	1510	1419	2.23	17.5	-7.10	1.8
8	0.025	0.035	0.15	1520	1444	2.20	18.0	-6.50	1.9
9	0.025	0.050	0.14	1520	1444	2.06	19.9	-5.80	2.0
10	0.025	0.065	0.13	1500	1455	1.81	22.4	-6.00	-7.3
11	0.025	0.080	0.13	1325	1285	1.73	25.0	2.20	-7.7
12	0.025	0.100	0.10	1115	1093	1.55	26.1	12.50	-21.0
13	0.050	0.010	0.17	1490	1430	2.54	23.4	-5.40	-2.0
14	0.050	0.020	0.15	1540	1478	2.21	23.5	-6.20	1.6
15	0.050	0.035	0.14	1520	1474	2.16	25.1	-5.80	0.7
16	0.050	0.050	0.14	1505	1459	2.11	26.5	-5.30	0
17	0.050	0.065	0.12	1500	1470	1.76	28.6	-8.00	-13.3
18	0.080	0.010	0.15	1340	1299	2.37	18.6	-3.90	-1.6
19	0.080	0.020	0.14	1380	1352	2.10	18.3	-4.50	0.7
20	0.080	0.035	0.13	1375	1347	2.07	21.0	-4.30	0
21	0.080	0.050	0.12	1350	1323	2.00	22.5	-3.60	-0.9
22	0.080	0.065	0.11	1320	1293	1.92	23.5	-5.80	-14.0
23	0.100	0.010	0.13	1205	1169	2.20	14.7	-2.50	-1.1
24	0.100	0.020	0.13	1240	1202	2.01	15.3	-3.20	0
25	0.100	0.035	0.12	1225	1200	1.95	16.8	-2.70	-0.8
26	0.100	0.050	0.10	1200	1176	1.88	18.2	-2.10	-1.7
27	0.100	0.065	0.09	1170	1158	1.75	20.7	5.50	-13.2
28	0.110	0.010	0.12	1080	1058	2.11	11.0	-1.30	-0.7
29	0.110	0.050	0.08	1030	1019	1.67	16.0	-1.40	-3.1

【0095】表1から判るように、図1の点A、B、C、D、E、F、Aの線分で囲まれる本発明の誘電体薄膜は、1KHzおよび100MHz（室温）における比誘電率はそれぞれ1200および1100以上の高誘電率を有し、静電容量の温度変化率も±8%以下と小さく、また誘電損失も2.76%以下と小さいことが判る。

【0096】また0.10μm未満の粒径の試料（No. 27, 29）では、1KHzにおける比誘電率は1200未満であるか、100MHzの比誘電率が1100未満となってしまう。

【0097】また、本発明では、DCバイアスに対する静電容量の変化は、5V/μm印加時においても30%未満の低下であり、1KHzおよび100MHz（室温）における比誘電率はそれぞれ1200および1100以上であり、静電容量の温度変化率は±8%未満であるのに対し、範囲外の例ではいずれも1KHzにおける比誘電率は1200未満であるか、100MHzの比誘電率が1100未満となってしまう。また、静電容量の温度変化率も±10%を越えるか、DCバイアスを印加することによる静電容量の減少が大きいことが判る。

【0098】さらに、本発明者等は、粉体を原料として作製した平均結晶粒径が10μmで、膜厚が20μmの従来のBaTi<sub>1-x</sub>Y<sub>x</sub>Zr<sub>y</sub>Sn<sub>y</sub>O<sub>3</sub>（xが0.05、yが0.05）の焼結体を作製し、上記と同様に比誘電率、DCバイアスに対する静電容量の変化率を測定したところ、1KHzにおける比誘電率が1500と高いが、DCバイアス5V/μm印加による静電容量が70%の低下であり、しかも、静電容量の温度特性はJIS規格のF特性を満足する程度、即ち、-25～85℃において-30～+85%程度であった。また、100MHzの比誘電率は10500であった。

#### 【0099】実施例1

作製は以下のとおりの手順で行った。厚さ0.25mmのアルミナ焼結体基板上に第1のマスクパターンで白金ターゲットのスパッタにより第1の白金電極層を形成した。電極層の形成は高周波マグネトロンスパッタ法を用いた。スパッタ用ガスとしてプロセスチャンパー内にArガスを導入し、真空排気により圧力は6.7Paに維持した。

【0100】プロセスチャンパー内には基板ホルダーと3個のターゲットホルダーが設置され、3種類のターゲ

ット材料からのスパッタが可能である。スパッタ時には成膜する材料種のターゲット位置に基板ホルダーを移動させ、基板ターゲット間距離は60mmに固定した。

【0101】基板ホルダーとターゲット間には外部の高周波電源により13.56MHzの高周波電圧を印可し、ターゲット背面に設置された永久磁石により形成されたマグネトロン磁界により、ターゲット近傍に高密度のプラズマを生成させてターゲット表面のスパッタを行った。高周波電圧の印可は3個のターゲットに独立に可能であり、本実施例では基板に最近接のターゲットにのみ印可してプラズマを生成した。基板ホルダーはヒータによる加熱機構を有しており、スパッタ成膜中の基板温度は一定となるよう制御した。

【0102】また、基板ホルダーに設置された基板のターゲット側には厚さ0.1mmの金属マスクが3種類設置されており、成膜パターンに応じて必要なマスクが基板成膜面にセットできる構造とした。

【0103】上記したようにして得られたPb(Mg<sub>1/3</sub>Nb<sub>2/3</sub>)O<sub>3</sub>からなる塗布溶液を、第1の電極層が形成されたサファイア基板上にスピコートで塗布し、乾燥させた後、300℃で熱処理を1分間行い、ゲル膜を作製した。塗布溶液の塗布-熱処理の操作を繰り返した後、830℃で1分間(大気中)の焼成を行い、Pb(Mg<sub>1/3</sub>Nb<sub>2/3</sub>)O<sub>3</sub>薄膜を得た。

【0104】得られた上記誘電体薄膜の上にレジストを塗布しフォトリソグラフィ工程によって露光、現像し、これをマスクとするウェットエッチングにより、パターン形状に誘電体薄膜のパターニングを行い、分割高誘電率体を作製した。次に第3のマスクパターンをセットし、分割高誘電率体相互間にSiO<sub>2</sub>ターゲットのスパッタにより低誘電率体を形成した。この低誘電率体(比誘電率4.0)は分割高誘電率体に隣接し、電場が分割高誘電率体に集中するため、コンデンサ素子として、分割高誘電率体による並列接続構造を形成するために設けられているものである。

【0105】その後、スパッタ法により第2の白金電極層を形成した。白金ターゲットのスパッタにより、上部電極すなわちパワー面を形成した。容量取出部として、下部電極を上部電極に比して大きく設定している。個々の分割高誘電率体の面積は0.2×0.2mm<sup>2</sup>であり、低誘電率体の幅は0.1mmである。素子全体の誘電体薄膜の面積は3×3mm<sup>2</sup>であり、分割高誘電率体より形成される単位コンデンサが100個並列接続された薄膜コンデンサとなっている。

【0106】作製した薄膜コンデンサの1MHzから1.8GHzでのインピーダンス特性を、インピーダンスアナライザー(ヒューレットパッカード社製HP4291A)を用いて測定した。実効容量が196nF(単位コンデンサ当たり、1.96nF)、実効インダクタンスが8pH(単位コンデンサ当たり800pH)、

実効抵抗が15mΩ(単位コンデンサ当たり1.5Ω)、共振周波数は127MHzであった。単位コンデンサ当たりの抵抗値が大きいのは、サブμm厚のPt薄膜電極を用いているためであり、電極厚みをより厚くすることでさらに、低抵抗とすることは可能である。

【0107】共振周波数をより高周波側に移動させるには、分割される個々の分割高誘電率体の面積を小さくすればよく、例えば0.1×0.1mm<sup>2</sup>、低誘電率層の幅を0.05mmとすると、実効容量は前記例と同程度となるが、単位コンデンサの数が4倍となるため、共振周波数は約254MHzと2倍とすることが可能である。

【0108】比較例として、上記構造で、アモルファスSiO<sub>2</sub>の代わりにポリイミド樹脂からなる低誘電率樹脂を充填したところ、実効容量が210nF、実効インダクタンスは120pH、実効抵抗が48mΩであった。

#### 【0109】実施例2

BaTi<sub>1-x</sub>Y<sub>y</sub>Zr<sub>x</sub>Sn<sub>y</sub>O<sub>3</sub>(x=0.05, y=0.02、表1の試料No.14)からなる塗布溶液を上記のように作製し、実施例1の試料と同様の電極形状の薄膜コンデンサを上記実施例1と同様にして作製した。この薄膜コンデンサの特性について上記実施例と同様にして求めた。

【0110】実効容量が102nF、実効インダクタンスは10pH、実効抵抗が14mΩであった。

#### 【0111】

【発明の効果】以上詳述した様に、本発明によれば、誘電体薄膜を、分割高誘電率体とアモルファスSiO<sub>2</sub>からなる低誘電率体により構成したので、大容量、低インダクタンスが同時に実現でき、超高速IC回路のノイズ低減を図ることができる。

【0112】即ち、分割高誘電率体の相互間に低損失低誘電率アモルファスSiO<sub>2</sub>を充填したので、分割高誘電率体の電束密度の漏れを小さくし、低インダクタンス化を促進できるとともに、低誘電損失すなわち、低抵抗を実現できるため、ICへの効率的な電荷供給をすることができる。

【0113】よって、実効容量が100nF以上の大容量で、かつ低インダクタンス(10pH以下)、100MHz以上の共振周波数をもつ薄膜デカップリングコンデンサを提供することができ、数100MHzから1GHzのクロック周波数で動作する高速デジタルIC回路における同時切り替えノイズの効果的な除去、および電源電圧の定常的な安定化を図ることができる。

#### 【図面の簡単な説明】

【図1】組成式BaTi<sub>1-x</sub>Y<sub>y</sub>Zr<sub>x</sub>Sn<sub>y</sub>O<sub>3</sub>において、横軸にx、縦軸にyを記載した図である。

【図2】本発明の薄膜コンデンサの基本構成を示す斜視図である。

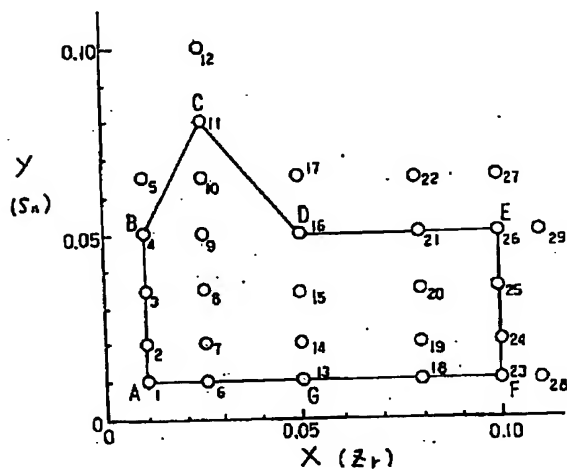
【図3】図2の上部の電極膜を省略した状態の平面図である。

【図4】実施例で作製した $Pb(Mg_{1/3}Nb_{2/3})O_3$ 薄膜の測定周波数1kHzにおける比誘電率の温度特性を示す図である。

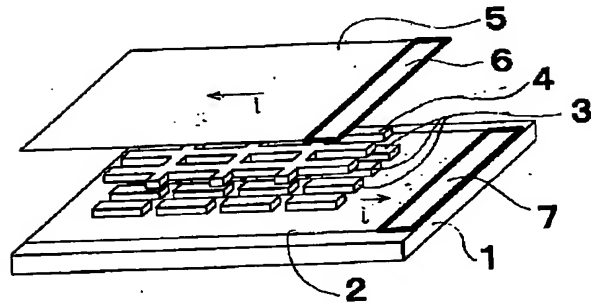
【図5】実施例で作製した $Pb(Mg_{1/3}Nb_{2/3})O_3$ 薄膜の測定周波数1kHzにおける比誘電率の直流電界依存性を示す図である。

【図6】実施例で作製した $Pb(Mg_{1/3}Nb_{2/3})O_3$

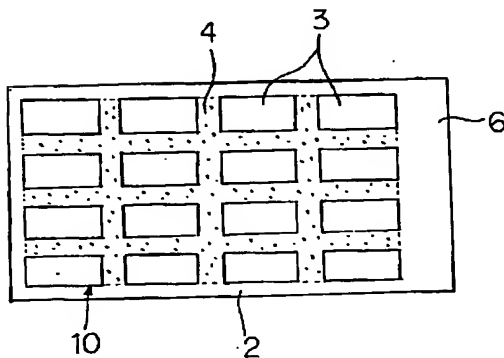
【図1】



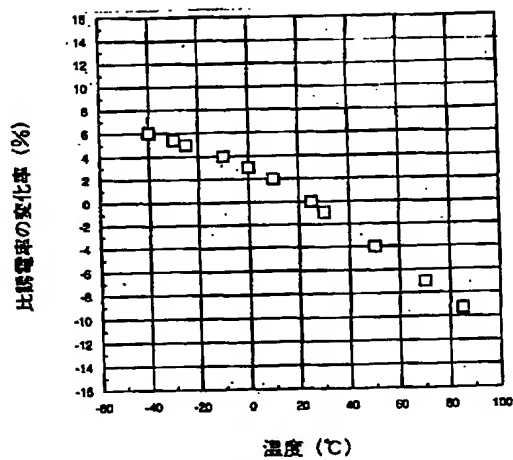
【図2】



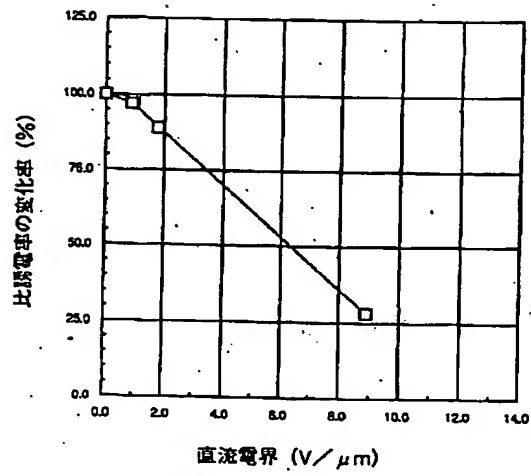
【図3】



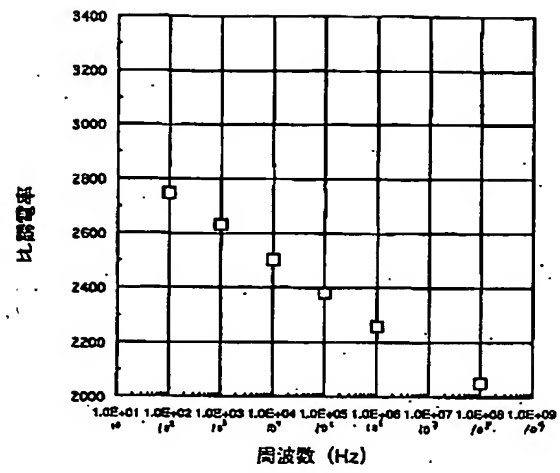
【図4】



【図5】



【図6】



**THIS PAGE BLANK (USPTO)**